

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-099433

(43)Date of publication of application : 05.04.2002

(51)Int.Cl.

G06F 9/46

G06F 1/32

G06F 1/04

(21)Application number : 2000-287883

(71)Applicant : SONY CORP

(22)Date of filing : 22.09.2000

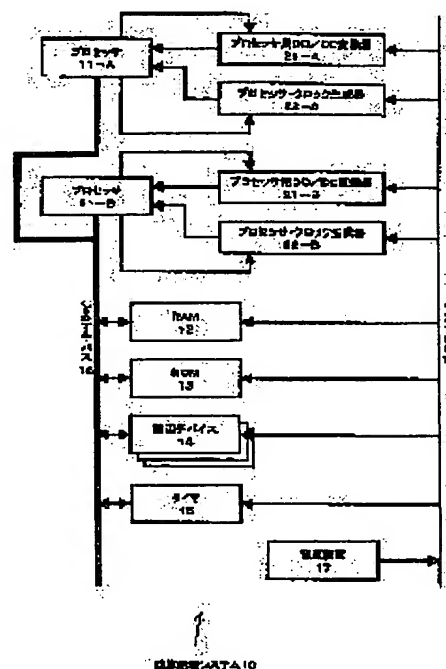
(72)Inventor : TOGAWA ATSUSHI

(54) SYSTEM OF COMPUTING PROCESSING, CONTROL METHOD SYSTEM FOR TASK CONTROL, METHOD THEREFOR AND RECORD MEDIUM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a configuration system of multi-processor capable of reducing power consumption of a processor along with responding to real-time demands from applications.

SOLUTION: In the configuration system having a plurality of processors enabling to change dynamically an operating frequency and a power source voltage by controlling of an operating system, the power consumption of each processor and a whole of the system is reduced with determining the most suitable power source voltage responding to a time-varying operating frequency in conjunction with adaptable changing of the frequency necessary to perform a started periodical real-time task and a non real-time task without delay.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

Japanese Publication for Unexamined Patent Application

Tokukai 2002-99433 (P2002-99433A)

A. Relevance of the above-identified Document

This document has relevance to claims 1 to 4 and 13 to 16 of the present application.

B. Translation of the Relevant Passages of the Document

[0025]

[MEANS TO SOLVE THE PROBLEMS]

...a processing system or a processing control method including a plurality of processors capable of concurrently executing a periodical real-time task that needs to be completed before a next period is started and a non-real-time task that has no limitation as to a completion time, the system or the method characterized by including: operating frequency calculating means or step for calculating, with respect to each processor at each moment during operation, an operating frequency sufficient for meeting a requirement to each periodical real-time task; processor clock generating means or step for supplying, to each processor, an operating frequency clock that is based on a result of calculation in the operating frequency calculating means or step; line voltage calculating means or step for calculating, with respect to each

processor, a line voltage necessary for driving the processor at the frequency calculated in the operating frequency calculating means or step; and processor power supplying means or step for supplying, to each processor, the line voltage that is based on a result of calculation in the line voltage calculating means or step.

[0028]

According to the processing system and the processing control method of the first aspect of the present invention, an adaptive change is made, with respect to each processor, to an operating frequency necessary for the processor so as to process without delay the periodical real-time task and the non-real-time task that are started. Meanwhile, an optimal line voltage is determined with respect to each processor in accordance with the operating frequency, which is constantly changed. With this arrangement, power consumption of each processor is reduced.

[0029]

The processing system and the processing control method of the first aspect of the present invention may further include task choosing/executing means or step for (i) selecting, at each moment during operation of each processor, which given task is to be executed, and (ii) executing the selected task. More specifically, in each processor, a task is fetched from a top of executable periodical real-time tasks, or, if the list is empty, from a top of a list of executable non-real-time tasks. In this way, each processor can execute tasks as required, while meeting requirements to periodical

real-time tasks.

[0030]

Moreover, the system and the method further include transition-to-sleep means or step for causing a processor to be into a sleep mode if at any moment during operation of the processor there is no task to be executed, the sleep mode being a mode in which an operating rate of the processor is lowered. By causing the processor with no unfinished task into the sleep mode, power consumption of the system as a whole is minimized.

(12) 公開特許公報 (A)

特種2002-00422

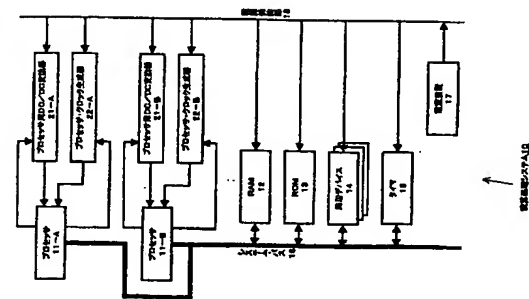
(D2002-00132A)

$$\bar{y} = 27.2^\circ (\text{表})$$

基本請求 未請求 請求項の数16 O.L (全20頁)

(54) 【発明の名称】
演算処理システム及び演算処理制御方法、タスク管理システム及びタスク管理方法、並びに記憶媒体

【解決手段】 動作周波数と電源電圧をオペレーティング・システム制御により動的に変化させることができ、各プロセッサを複数備えたマルチプロセッサ構成システムにおいて、各プロセッサ毎に、起動された各タスクを必要に応じて処理するために必要な動作周波数を動的に決定して、時々刻々と切り替わる動作周波数に合わせ、最も適切な動作周波数を決定していくことで、各プロセッサ並びにシステム全体の消費電力を低減する。



3

報記録手段と、
各プロセッサ毎に、該プロセッサに課せられた処理負荷に
応じて該プロセッサの電源電圧と動作周波数を設定する
動作設定手段と、

各プロセッサ毎に、前記タスク情報記録手段により記録
された情報を参照して、電源電圧と動作周波数が該プロ
セッサの境界を越えず、及び/又は、既登録の周期リ
アルタイム・タスクに課せられた要求が満たされるよう
に、新たな周期リアルタイム・タスクの登録を制限する
タスク登録制御手段と、を具備することを特徴とするタ
スク管理システム。

【請求項12】非リアルタイム・タスクが存在しない
ときに前記動作周波数算出手段によって算出された動作周
波数が所定の下限値を下回ったことに応答して、プロセ
ッサの動作周波数及び/又は電源電圧を該下限値に設定
する下限値設定手段を各プロセッサ毎にさらに備えるこ
とを特徴とする請求項11に記載のタスク管理システ
ム。

【請求項13】次の周期の開始までに実行を完了させる
必要がある周期リアルタイム・タスクと実行完了時刻の
制約がない非リアルタイム・タスクとを並行して実行可能
な複数個のプロセッサのタスクを管理するタスク管理方
法であって、

各プロセッサ毎に、各周期リアルタイム・タスクに課せ
られた、次の周期の開始時間、周期、一周間あたりの処
理負荷などの情報を、タスク実行前に記録するタスク情
報記録ステップと、

各プロセッサ毎に、該プロセッサに課せられた処理負荷に
応じて該プロセッサの電源電圧と動作周波数を設定する
動作設定ステップと、

各プロセッサ毎に、前記タスク情報記録ステップにより
記録された情報を参照して、電源電圧と動作周波数が該
プロセッサの境界を越えず、及び/又は、既登録の周期
リアルタイム・タスクに課せられた要求が満たされるよ
うに、新たな周期リアルタイム・タスクの登録を制限す
るタスク登録制御ステップと、を具備することを特徴と
するタスク管理方法。

【請求項14】非リアルタイム・タスクが存在しない
ときに前記動作周波数算出ステップによって算出された動
作周波数が所定の下限値を下回ったことに応答して、プ
ロセッサの動作周波数及び/又は電源電圧を該下限値に
設定する下限値設定ステップを各プロセッサ毎にさらに
備えることを特徴とする請求項13に記載のタスク管理
方法。

【請求項15】次の周期の開始までに実行を完了させる
必要がある周期リアルタイム・タスクと実行完了時刻の
制約がない非リアルタイム・タスクとを並行して実行可能
な複数個のプロセッサによる演算処理の制御をコンピュ
ータ・システム上で実行するよう記述されたコンピュ
ータ・ソフトウェアをコンピュータ可読形式で物理的に

4

格納した記憶媒体であって、前記コンピュータ・ソフト
ウェアは、

各プロセッサ毎に、稼働中の各時点において、各周期リ
アルタイム・タスクに課せられた要求を満たすために充
分な動作周波数を算出する動作周波数算出ステップと、
各プロセッサ毎に、前記動作周波数算出ステップによる
算出結果に基づく動作周波数クロックを該プロセッサに
供給するプロセッサ・クロック生成ステップと、

各プロセッサ毎に、前記動作周波数算出ステップにより
算出された動作周波数で該プロセッサを駆動させるため
に充分な電源電圧を算出する電源電圧算出ステップと、
各プロセッサ毎に、前記電源電圧算出ステップによる算
出結果に基づく電源電圧を該プロセッサに供給するプロ
セッサ電源供給ステップと、を具備することを特徴とす
る記憶媒体。

【請求項16】次の周期の開始までに実行を完了させる
必要がある周期リアルタイム・タスクと実行完了時刻の
制約がない非リアルタイム・タスクとを並行して実行可能
な複数個のプロセッサにおけるタスクの管理をコンピュ
ータ・システム上で実行するよう記述されたコンピュ
ータ・ソフトウェアをコンピュータ可読形式で物理的に
格納した記憶媒体であって、前記コンピュータ・ソフト
ウェアは、

各プロセッサ毎に、各周期リアルタイム・タスクに課せ
られた、次の周期の開始時間、周期、一周間あたりの処
理負荷などの情報を、タスク実行前に記録するタスク情
報記録ステップと、

各プロセッサ毎に、該プロセッサに課せられた処理負荷に
応じて該プロセッサの電源電圧と動作周波数を設定する
動作設定ステップと、

各プロセッサ毎に、前記タスク情報記録ステップにより
記録された情報を参照して、電源電圧と動作周波数が該
プロセッサの境界を越えず、及び/又は、既登録の周期
リアルタイム・タスクに課せられた要求が満たされるよ
うに、新たな周期リアルタイム・タスクの登録を制限す
るタスク登録制御ステップと、を具備することを特徴と
する記憶媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、1以上のタスクを
同時に実行するタイプのプロセッサに関する電力削減技
術に係り、特に、異なる周期で動作する1以上のタスク
を実行するプロセッサに関する電力削減技術に関する。

【0002】更に詳しくは、本発明は、次の周期の開始
までに実行を完了させる必要がある周期リアルタイム・
タスクとかかる制約のない非リアルタイム・タスクとを並
行して実行するタイプのプロセッサに関する電力削減技
術に係り、特に、マルチプロセッサ構成を採用すること
により周期リアルタイム・タスク並びに非リアルタイム
・タスク処理時におけるシステム全体の電力消費を削減

5

する電力削減技術に関する。

【0003】

【従来の技術】昨今のLSI (Large Scale Integratio
n) 技術における革新的な進歩とも担保って、各種の情
報処理装置や情報通信機器が開発され、市販されるよう
になってきた。この種の機器では、CPU (Central Pr
ocessing Unit) やその他のプロセッサが所定のプログ
ラム・コードを実行することによりさまざまな処理サー
ビスを提供するようになっている。

【0004】他方において、情報機器に関する消費電力
の削減が最も課題の1つとされている。これは、パソ
テリ駆動式の情報機器においてはバッテリー持続時間の延
長に関わる問題だからである。また、商用電源で無尽蔵
に駆動することができている情報機器においても、資源有限
という社会生態学的観点から省電力化が推奨されてい
る。

【0005】情報機器内では、そのメイン・コントロー
ラであるプロセッサの消費電力は、機器全体のそれに占
める割合は高い。言い換えれば、プロセッサの省電力化
は情報機器自体の省電力化にもつながる。一般には、プ
ロセッサは、動作周波数の増大に従って演算速度が向上
する一方で、消費電力が増大する傾向にある。

【0006】例えば、特開平11-194849号公報
には、消費電力を無用を増加させることなく所定の処理
時間に所定の処理動作を完了することができ、タスクの
処理容量が変化する場合でも設定作業が簡単となるデー
タ処理方法及び装置について開示している。

【0007】同公報に開示されたデータ処理装置では、
マイクロコンピュータが各種の処理動作を実行する場合
の処理容量と処理時間を容量記憶手段と時間記憶手段と
に登録しておき、マイクロコンピュータが各種の処理動
作を実行する場合に対応する処理容量及び処理時間を選
出し、処理容量を処理時間で除算してマイクロコンピュ
ータの処理速度を算出して基幹クロックの周波数を可変
としている。マイクロコンピュータの処理速度を処理容
量と処理時間に対応して可変するので、所定の処理動作
を所定の処理時間に確保に充てることができるとともに
、基幹クロックの周波数を最適値に設定できると、
データ処理装置における消費電力の無用な増加も防止で
きる。

【0008】しかしながら、同公報に開示されるデータ
処理方法及び装置では、プロセッサの動作クロック周波
数を変更するだけで消費電力の削減を図るものである。
言い換えれば、動作クロック周波数の削減によって、単
位時間あたりの消費電力は低下するものの、各処理を完
了させるための所要時間が長くなり、この結果、総電力
量を削減する効果はあまり高くない。すなわち、プロセ
ッサがアイドリング状態にあるときの消費電力量の範囲
を越えず、効果として不十分である。

【0009】また、同公報に開示されるデータ処理方法

6

及び装置は、各処理の処理タイミングがあらかじめ定ま
っており、且つ、各処理を中断することなく順次処理す
ることによってすべての処理を時間内に完了させること
が可能なることを前提とするものである。このため、ある
処理の実行を中断して、より緊急度の高い処理 (例えば
リアルタイム処理) を行わねばならない必要があるシステ
ムに対しては適用することができない。

【0010】また、特開2000-122747号公報
には、デジタル信号演算処理部にクロックを供給するク
ロック発生部を設けて、このクロック発生部からデジタ
ル信号演算処理部へ供給するクロック周波数を、デジタ
ル信号演算処理部での演算処理値に基づいて制御するこ
とによって消費電力を低減する制御装置及び方法につい
て開示されている。

【0011】しかしながら、同公報に開示される制御装
置及び方法では、演算部の動作クロック周波数を変更す
るだけで消費電力の削減を図るものである。言い換え
れば、動作クロック周波数の削減によって、単位時間あた
りの消費電力は低下するものの、各処理を完了させるた
めの所要時間が長くなり、この結果、電力量の削減効果
は、演算部がアイドリング状態にあるときとの消費電力量
の範囲を越えず、効果として不十分である。

【0012】また、同公報に開示される制御装置及び方
法では、アイドリング時間が占める割合から動作周波数
を算出するようになっている。ところが、異なる周期で
動作するタスクが多数実行されるようなマルチタスク環
境下では、アイドリング時間が占める割合を計算するこ
とはできない。

【0013】また、Takanori Okuma, Tohru Ishihara,
Hiroto Yasuura共著の論文"Real-Time Task Scheduling
for a Variable Voltage Processor" (IEEE 12th Inte
rnational Symposium on System Synthesis, November
1999) において提案されるSS及びSDなるスケジュー
リング手法では、システムの稼働時に、タスクの実行周
期時間が判明していることを前提としている。これは、タ
スクの追加や削除が行われる度に再度スケジューリング
を行う必要があることを意味する。さらに、このスケジ
ューリング処理は、各周期タスクの周期の最小公倍数を
周期とするスケジューリングを計算することによって行
わなければならない。それらの周期の最小公倍数が充分
に小さくない場合、タスクの追加や削除の効率が悪化す
る。

【0014】また、この論文で提案されているDDDスケ
ジューリング手法は、周期スレッドのように、タスクが
特定のバターンで起動されることを考慮したスケジュー
リングを行っている。このため、消費電力の削減効果
は不十分である。

【0015】また、Yann-Hang Lee, C. M. Krishna共著
の論文"Voltage-Clock Scaling for Low Energy Consump
tion in Real-time Embedded Systems" (IEEE Sixth In

(5)

7

ternational Conference on Real-Time Computing Systems and Applications, December 1999) において提案されている"Task based static scheduling"なる手法は、タスクを静的優先度法でスケジューリングすることを前提としている。ところが、静的優先度スケジューリング法は最早デッドライン優先度スケジューリングに比べてスケジューリング能力が劣っていることが知られており、電力削減の効果として不十分である。

【0016】情報機器内のメイン・コントローラであるプロセッサの消費電力は、機器全体のそれに占める割合は高いので、従来は、消費電力の削減のために、システムに組み込むプロセッサ数を可能な限り減少させることが、当該技術分野における常識とされてきた。

【0017】一般には、プロセッサは、動作周波数の増大に従って演算速度が向上する一方で、消費電力が増大する傾向にある（前述）。また、プロセッサの動作周波数とともにその電源電圧（言い換えれば消費電力）を上げなければならぬ（但し、実際には、LSI製造プロセスの微細化によって電源電圧の上限が制限されているので、電圧を上げることによって周波数を上げることは行われない。）

【0018】例えば、プロセッサの動作周波数を2分の1に低下させた場合、その消費電力は4分の1まで低下することが知られている。このことは、同じ処理量のタスクを、単一のプロセッサによって実行するよりも、2分の1の動作周波数で駆動する2個のプロセッサに処理を分散させた方が、処理時間が同じでしかも消費電力が2分の1になることを意味する。

【0019】すなわち、複数のプロセッサに処理負荷を分散させた方がシステム全体の消費電力を削減することのできる可能性があるが、これは消費電力の削減のためにプロセッサ数を可能な限り減少させるという従来から踏襲されてきた装置設計手法に合致しない結論に陥ってしまう。

【0020】プロセッサの動作周波数と電源電圧を動的制御により変化させることが可能なマルチプロセッサ構成のシステムであれば、各プロセッサに關して起動された各タスクを選別なく処理するために必要な動作周波数を適応的に変化させるとともに、時々刻々と切り替わる動作周波数に応じて最適な電源電圧を決定していくことで、各プロセッサ毎の消費電力を低減してシステム全体としても省電力化を達成することが可能と思考されるが、このようなことを実現した従来技術は見当たらない。

【0021】

【發明が解決しようとする課題】本発明の目的は、異なる周回で動作する1以上のタスクを実行する複数のプロセッサを備えたマルチプロセッサ構成システムのため、優れた電力削減技術を提供することにある。

9

【0028】本発明の第1の側面に係る演算処理システム及び演算処理制御方法によれば、各プロセッサ毎に、起動された周回リアルタイム・タスク並びに非リアルタイム・タスクを選別なく処理するために必要なプロセッサの動作周波数を適応的に変化させるとともに、時々刻々と切り替わる動作周波数に応じて最適なプロセッサ用電力を決定していくことで、各プロセッサ毎の消費電力を低減することができる。

【0029】本発明の第1の側面に係る演算処理システム及び演算処理制御方法は、各プロセッサの稼働中の各時点において、与えられたタスクのうちいずれかを実行すべきかを選択して実行するタスク選択・実行手段又はステップをさらに備えることができる。より具体的には、各プロセッサにおいて、実行可能な周回リアルタイム・タスクのリストの先頭からタスクを取り出し、該リストが空の場合には、実行可能な非リアルタイム・タスクのリストの先頭からタスクを取り出すようにすれば、各々プロセッサは、周回リアルタイム・タスクに課された要求を満たしながら各タスクをその要求通りに実行することができる。

【0030】また、各プロセッサの稼働中の各時点において、実行すべきタスクがなくなることに対応して、前記プロセッサを稼働率が低下したスリープ状態に移行させるスリープ遷移手段又はステップをさらに備えることで、未処理タスクがなくなったプロセッサをスリープ状態に遷移させることで、システム全体の消費電力を最大限に節約することができる。

【0031】また、本発明の第1の側面に係る演算処理システム及び演算処理制御方法は、各周回リアルタイム・タスクに課せられた、次の周回の開始時間、周回、一周期あたりの処理負荷などの情報を、タスク実行前に記録するタスク情報記録手段又はステップと、前記タスク情報記録手段又はステップにより記録された情報を参照して、電源電圧と動作周波数が前記プロセッサの限界を越えず、及び/又は、既登録の周回リアルタイム・タスクに課せられた要求が満たされるように、新たな周回リアルタイム・タスクの登録を制限するタスク登録制御手段又はステップと、を各プロセッサ毎にさらに備えるようにしてもよい。

【0032】また、各プロセッサ毎に、非リアルタイム・タスクが存在しないときに前記動作周波数算出手段又はステップによって算出された動作周波数が所定の下限値を下回ったことに対応する、あるいは、前記電源電圧算出手段又はステップによって算出された電源電圧が所定の下限値を下回ったことに対応して、該プロセッサの動作周波数を該下限値に設定する下限値設定手段又はステップをさらに備えるようにしてもよい。

【0033】このような場合、下限値に設定することに よりプロセッサに生じる余剰時間に非リアルタイム・タスクを実行することにより、周回リアルタイム・タス

(6)

10

クが次の周回の開始以前に実行を完了することを保証しつつ、非リアルタイム・タスクの実行によって消費される電力量を削減することができる。

【0034】また、本発明の第2の側面は、次の周回の開始までに実行を完了させる必要がある周回リアルタイム・タスクと実行完了時刻の制約がない非リアルタイム・タスクとを並行して実行可能な複数個のプロセッサのタスクを管理するタスク管理システム又は方法であって、各プロセッサ毎に、各周回リアルタイム・タスクに課せられた、次の周回の開始時間、周回、一周期あたりの処理負荷などの情報を、タスク実行前に記録するタスク情報記録手段又はステップと、各プロセッサ毎に、該プロセッサに課された処理負荷に応じて該プロセッサの電源電圧と動作周波数を設定する動作設定手段又はステップと、各プロセッサ毎に、前記タスク情報記録手段により記録された情報を参照して、電源電圧と動作周波数が該プロセッサの限界を越えず、及び/又は、既登録の周回リアルタイム・タスクに課せられた要求が満たされるように、新たな周回リアルタイム・タスクの登録を制限するタスク登録制御手段又はステップと、を具備することとを特徴とするタスク管理システム又は方法である。

【0035】本発明の第2の側面に係るタスク管理システム又は方法は、電源電圧と動作周波数が前記プロセッサの限界を越えず、且つ、既登録の周回リアルタイム・タスクに課せられた要求が満たされるように、各プロセッサにおける新たな周回リアルタイム・タスクの登録を制限することができる。

【0036】また、非リアルタイム・タスクが存在しないときに前記動作周波数算出手段又はステップによって算出された動作周波数が所定の下限値を下回ったことに 30 応答して、プロセッサの動作周波数及び/又は電源電圧を該下限値に設定する下限値設定手段又はステップを各プロセッサ毎にさらに備えるようにしてもよい。

【0037】このような場合、各プロセッサでは、下限値に設定することによりプロセッサに生じる余剰時間に非リアルタイム・タスクを実行することにより、周回リアルタイム・タスクが次の周回の開始以前に実行を完了することを保証しながら、非リアルタイム・タスクの実行によって消費される電力量を削減することができ 40 る。

【0038】また、本発明の第3の側面は、次の周回の開始までに実行を完了させる必要がある周回リアルタイム・タスクと実行完了時刻の制約がない非リアルタイム・タスクとを並行して実行可能な複数個のプロセッサによる演算処理の制御をコンピュータ・システム上で実行するように記述されたコンピュータ・ソフトウェアをコンピュータ可読形式で物理的に格納した記憶媒体であって、前記コンピュータ・ソフトウェアは、各プロセッサ毎に、稼働中の各時点において、各周回リアルタイム・タスクに課せられた要求を満たすために充分な動作周波

80

(7)

11

数を出する動作周波数算出ステッブと、各プロセッサ毎に、前記動作周波数算出ステッブによる算出結果に基づく動作周波数クロックを該プロセッサに供給するプロセッサ・クロック生成ステッブと、各プロセッサ毎に、前記動作周波数算出ステッブにより算出された動作周波数で該プロセッサを駆動させるために充分な電源電圧を算出する電源電圧算出ステッブと、各プロセッサ毎に、前記電源電圧算出ステッブによる算出結果に基づき電源電圧を該プロセッサに供給するプロセッサ電源供給ステッブと、を具備することを特徴とする記憶媒体である。

10

【0044】上システム構成

図1には、本発明の実施に供されるマルチプロセッサ構成の概算処理システム100のハードウェア構成を模式的に示している。図面に示すように、演算処理システム100は、プロセッサ11-A及び11-Bと、RAM (Random Access Memory) 12と、ROM (Read Only Memory) 13と、周辺デバイス14と、タイマ15を含む。図面に示す演算処理システム100は、プロセッサ11は2個以上装備しているが、3個以上のプロセッサを備えるマルチプロセッサ構成であっても、同様に本発明の効果を奏することを理解されたい。

20

【0045】プロセッサ11-A及び11-Bは、演算処理システム100のメイン・コントローラであり、それぞれオペレーティング・システム (OS) の制御下で、各種のプログラム・コードを実行するようになっている。

30

【0046】オペレーティング・システムがプログラム実行を管理・制御する単位は、一般に「タスク」と呼ばれる。本実施例に係るプロセッサ11-A及び11-Bは、異なる周期で動作する複数のタスクを同時に実行するマルチタスク機構を備えているものとする。タスクには、次の周期の開始までに実行を完了させる必要がある「周リアルタイム・タスク」と、このような実行完了時間に制約がない「非リアルタイム・タスク」とに大別することができる。

40

【0047】プロセッサ11-A及び11-Bは、バス16によって他の機器類 (後述) と相互接続されている。バス16上の各機器にはそれぞれ固有のメモリアドレス又はI/Oアドレスが付与されており、プロセッサ11-A及び11-Bはこれらアドレスによって特定アドレスへのアクセスが可能となっている。バス16は、アドレス・バス、データ・バス、コントロール・バスなどを含む共通信号伝送路である。

50

【0048】RAM12は、書き込み可能なメモリであり、プロセッサ11において実行されるプログラム・コードをロードしたリ、実行プログラムの作業データを一時格納するために使用される。プログラム・コードには、例えば、BIOS (Basic Input/Output System: 基本入出力システム)、周辺機器をハードウェア操作するためのデバイス・ドライバ、オペレーティング・システム、アプリケーションなどが挙げられる。

60

【0049】このように記憶媒体は、コンピュータ・システム上で所定のコンピュータ・ソフトウェアの機能を実現するための、コンピュータ・ソフトウェアと記憶媒体との構造上又は機能上の協働関係を定義したものである。換言すれば、本発明の第3及び第6の各側面に係る記憶媒体を介して所定のコンピュータ・ソフトウェアをコンピュータ・システムにインストールすることによって、コンピュータ・システム上では協働的作用が発揮

(8)

13

【0049】ROM13は、所定のコードやデータを恒久的に記憶するための不揮発メモリであり、例えば、BIOSや起動時の自己診断プログラム (Power On Self Test: POST) などを格納している。

【0050】周辺デバイス14には、ディスプレイやプリンタのようなユーザ出力装置、キーボードやマウスのようなユーザ入力装置、ハード・ディスクやその他のメディア・ドライブからなる外部記憶装置、ネットワーク・インターフェース・カードのような通信装置が含まれる。

【0051】タイマ15は、タイマ信号を所定周期で発生させる装置である。タイマ15にも割り込みレベルが割り当てられており、プロセッサ11に対して周期的な割り込みを発生するようになっている。(但し、周期の異なる複数の周リアルタイム・タスクが存在する場合、タイマ信号は周期的な割り込みにはならない。) 【0052】上述したようなシステム100の各コンポーネントには、電源装置17からの電力が電源供給線18を介して供給される。電源装置17は、例えばバッテリーや商用AC電源で構成されるが、AC/DCアダプタやDC/DCコンバータによって一定の電源電圧を供給することができる。

【0053】図示の例では、プロセッサ11-Aに対しては、専用のDC/DC変換器21-Aが配設されている。プロセッサ11-Aは、オペレーティング・システムの制御下で、プロセッサ用DC/DC変換器21-Aからの供給電圧を設定する機構を備えている。

【0054】また、プロセッサ11-Aは、プロセッサ・クロック生成器22が発生する動作クロックを入力し、その動作周波数に同期的に駆動する。一般には、動作周波数の増大により、プロセッサ11-Aの処理速度は向上するとともに消費電力も増大する。例えば、プロセッサ11-Aの動作周波数を2分の1に低下させるとその消費電力は4分の1になる。本実施例では、プロセッサ11-Aは、オペレーティング・システムの制御下で、プロセッサ・クロック生成器22-Aが生成するクロックの動作周波数を設定する機構を備えている。

【0055】また、図1に示すように、他方のプロセッサ11-Bに対しては、同様に、プロセッサ用DC/DC変換器21-B並びにプロセッサ・クロック生成器22-Bが装備されており、プロセッサ11-Bはオペレーティング・システムの制御下で自身への電源電圧やクロックの動作周波数を設定することができるようになっている。

【0056】なお、プロセッサ11に対する電源電圧と動作周波数の双方をプロセッサ用DC/DC変換器21とプロセッサ・クロック生成器22の各々によって動的に制御する必要は必ずしも、いずれか一方の動作によって本発明の効果を奏現することができる。言い換えれば、オペレーティング・システムは、プロセッサ1

90

14

1の電源電圧と動作周波数の双方を動的制御するのではなく、いずれか一方のみを制御する場合であっても本発明の効果を奏現することができる。また、電源電圧と動作周波数のいずれか一方のみを演算処理により設定し、他方はその設定に自動的に追従するように構成してもよい (例えば、プロセッサ11の周波数をオペレーティング・システムが設定することによって、その周波数で動作するために必要な最小の電源電圧が自動的にプロセッサ11に供給されるように構成してもよい)。また、複数のプロセッサのうち一部に対してのみ電源電圧と動作周波数の動的制御を行うようにしても、同様に本発明の効果を奏することを理解されたい。

【0057】2. アプリケーションに対するインタプ

エース

演算処理システム10上における演算処理は、各プロセッサ11がオペレーティング・システムの制御下でアプリケーション・タスクを実行するという形式で実現される (前述)。オペレーティング・システムとは、システム10のハードウェア及びソフトウェアを統合的に管理するための基本ソフトウェアのことであり、アプリケーションに対しては、オペレーティング・システムの基本機能と呼び出す (コールする) ためのインターフェース、すなわちAPI (Application Programming Interface) を提供している。

【0058】オペレーティング・システムがアプリケーションの実行を管理・制御する単位は「タスク」と呼ばれる。タスクには、次の周期の開始までに実行を完了させる必要がある「周リアルタイム・タスク」と、このような実行完了時間に制約がない「非リアルタイム・タスク」とに大別される (前述)。

【0059】周リアルタイム・タスクとは、ある周期で定期的に起動されるタスクである。但し、各リアルタイム・タスクの周期は区々である。図2には、複数の周リアルタイム・タスクが異なる周期で同時に実行されている様子を模式的に図解している。

【0060】周リアルタイム・タスクは、各起動毎に、あらかじめアプリケーション・プログラムによって設定されたプロセッサ使用量を越えない範囲で実行が行われる。ここで言う「プロセッサ使用量」とは、プロセッサの動作周波数が最大値に固定された条件下で、一周の実行を完了させるために必要な時間のことを意味する。

【0061】本実施例に係るオペレーティング・システムは、周リアルタイム・タスクの実行が次の周期が開始する以前に完了するように動作周波数の制御とタスク実行順序の制御を行うようになっている。

【0062】また、非リアルタイム・タスクとは、その実行完了時間に対する制約がないタスクである。

【0063】本実施例に係るオペレーティング・システムは、アプリケーション・プログラムに対して、「周期

90

(11)

19

リアルタイム・タスク i を実行することができない状態なので、登録失敗とする。

【01097】他方、計算した合計値 r_p が1未満である場合には、システム10はさらにタスク i を追加して実行することができる状態なので、 r_p の値を更新して(ステップS13)、登録成功とする。

【01098】図6には、同期リアルタイム・タスクを登録解除するインタフエースにおいて実現される処理手順をフローチャートの形式で示している。以下、このフローチャートに従って、同期リアルタイム・タスクの登録解除処理について説明する。

【01099】まず、同期リアルタイム・タスクの登録解除要求を受け取ったプロセス p は、該タスクが自分に割り当てられたものか否かを、スケジューラ又は待ち行列で確認する(ステップS21)。

【01100】タスクがプロセス p 自身のものである場合には、登録解除すべき同期リアルタイム・タスクにタスク番号 i を付与する(ステップS22)。

【01101】次いで、現在オペレーティング・システムに登録されている同期リアルタイム・タスクの処理負荷を同期で附した値の合計値 r_p 、並びに、現在オペレーティング・システムに登録され且つ起動要求が発行された同期リアルタイム・タスクの処理負荷を同期で割った値の合計値 l_p の値から、登録解除を行う同期リアルタイムタスク i の分 c_i/p_i を取り除く(ステップS23、S24)。

【01102】また、登録解除を行う同期リアルタイム・タスク i が既にスケジューラ内の実行可能リアルタイム・タスクのリスト $R_{r,p}$ 中に登録されている場合には、タスク i をリスト $R_{r,p}$ から削除する(ステップS25)。

【01103】そして、別途定義された再スケジューリング処理を行うことで(ステップS26)、本処理ルーチン全体を終了する。再スケジューリング処理については後に詳解する。

【01104】他方、プロセス p 自身のものではない場合には、他のプロセスへ登録解除要求を転送して(ステップS27)、該要求の処理完了を待つて(ステップS28)、本処理ルーチン全体を終了する。

【01105】図7には、同期リアルタイム・タスクを起動開始するインタフエースにおいて実現される処理手順をフローチャートの形式で示している。以下、このフローチャートに従って、 p 番目のプロセス p において同期リアルタイム・タスクの起動開始処理について説明する。

【01106】まず、起動開始すべき同期リアルタイム・タスクにタスク番号 i を付与し(ステップS31)、現在オペレーティング・システムに登録され且つ起動要求が発行された同期リアルタイム・タスクの処理負荷を同期で割った値に合計値 l_p にタスク i の分 c_i/p_i を加

20

算する(ステップS32)。

【01107】次いで、現在オペレーティング・システムに登録され且つ起動要求が発行された同期リアルタイム・タスクの処理負荷を同期で割った値に合計値 l_p と、アプリケーション・プログラムによって設定された動作周波数の下限値 $f_{min,p}$ のうち、大きい値を変数 f に設定する(ステップS33)。

【01108】そして、プロセス p の動作周波数を1に設定するとともに、プロセス p に供給する電源電圧を周波数 f で動作可能な最小の電圧に設定する(ステップS34)。プロセス p の動作周波数や電源電圧の変更は、プロセス・クロック生成器22並びにプロセス用DC/DC変換器21の各々に指示値を送信することによって行われる(前述)。

【01109】プロセス p に課された処理負荷から求まる動作周波数がアプリケーション・プログラムによって設定された動作周波数の下限値 f_{min} を下回る場合には、下限値 $f_{min,p}$ を動作周波数として設定することにより、プロセス p に生まれる余剰時間を利用して非リアルタイム・タスクを実行することができる。この結果、同期リアルタイム・タスクが次の期間の開始以前に実行を完了することを保証しつつ、非リアルタイム・タスクの実行によって消費される電力量を削減することができる。

【01110】次いで、現在時刻にタスク i が持つ周期 p_i を加算した値を次の期間の開始時刻 e_i に代入して(ステップS35)、時刻 e_i にタスク i が起動するようにタイマ15を設定する(ステップS36)。

【01111】次いで、スケジューラ内の実行可能リアルタイム・タスクのリスト $R_{r,p}$ 中にタスク i を追加登録する(ステップS37)。

【01112】そして、別途定義された再スケジューリング処理を行うことで(ステップS38)、本処理ルーチン全体を終了する。再スケジューリング処理については後に詳解する。

【01113】図8には、プロセス p において同期リアルタイム・タスク i を起動するタイマの設定時刻に達したときにおける処理手順をフローチャートの形式で示している。以下、このフローチャートに従って、同期リアルタイム・タスクに指定された時刻に達したときの処理について説明する。

【01114】まず、起動すべき同期リアルタイム・タスクにタスク番号 i を付与する(ステップS41)。

【01115】次いで、現在時刻にタスク i が持つ周期 p_i を加算した値を次の期間の開始時刻 e_i に代入して(ステップS42)、時刻 e_i にタスク i が起動するようにタイマ15を設定する(ステップS43)。

【01116】次いで、プロセス p におけるスケジューラ内の実行可能リアルタイム・タスクのリスト $R_{r,p}$ 中にタスク i を追加登録する(ステップS44)。

(12)

21

【01117】そして、別途定義された再スケジューリング処理を行うことで(ステップS45)、本処理ルーチン全体を終了する。再スケジューリング処理については後に詳解する。

【01118】図9には、プロセス p において非リアルタイム・タスクを登録するインタフエースにおいて実現される処理手順をフローチャートの形式で示している。以下、このフローチャートに従って非リアルタイム・タスクの登録処理について説明する。

【01119】まず、新規登録する非リアルタイム・タスクにタスク番号 i を付与する(ステップS51)。そして、このタスク i を、プロセス p におけるスケジューラ内の実行可能非リアルタイム・タスクのリスト $R_{b,p}$ に追加登録する(ステップS52)。

【01120】そして、別途定義された再スケジューリング処理を行うことで(ステップS53)、本処理ルーチン全体を終了する。再スケジューリング処理については後に詳解する。

【01121】図10には、プロセス p において非リアルタイム・タスクを登録解除するインタフエースにおいて実現される処理手順をフローチャートの形式で示している。以下、このフローチャートに従って、非リアルタイム・タスクの登録解除処理について説明する。

【01122】まず、登録解除する非リアルタイム・タスクにタスク番号 i を付与する(ステップS61)。

【01123】このタスク i が、プロセス p のスケジューラ内の実行可能非リアルタイム・タスクのリスト $R_{b,p}$ に既に登録されている場合には、該リスト $R_{b,p}$ 中から削除する(ステップS62)。

【01124】そして、別途定義された再スケジューリング処理を行うことで(ステップS63)、本処理ルーチン全体を終了する。再スケジューリング処理については後に詳解する。

【01125】図11には、プロセス p において同期リアルタイム・タスクの登録解除時、起動開始時、非リアルタイムタスクの登録時、登録解除時の各々の処理ルーチン内で行われる再スケジューリング処理の手順をフローチャートの形式で示している。以下、このフローチャートを参照しながら、再スケジューリング処理について説明する。

【01126】まず、プロセス p におけるスケジューラ内の実行可能同期リアルタイム・タスクのリスト $R_{r,p}$ が空か否かをチェックする(ステップS71)。

【01127】リスト $R_{r,p}$ が空でなければ、該リスト $R_{r,p}$ 中の先頭の同期リアルタイム・タスクにタスク番号 i を付与して(ステップS74)、タスク i に制御を移し(ステップS76)、本処理ルーチン全体を終了する。

【01128】リスト $R_{r,p}$ が空の場合、さらに、プロセス p におけるスケジューラ内の実行可能非リアルタイム・タスクのリスト $R_{b,p}$ が空か否かをチェックする(ステップS75)。タスク i に制御を移し(ステップS76)、本処理ルーチン全体を終了する。

22

ム・タスクのリスト $R_{b,p}$ が空か否かをチェックする(ステップS72)。

【01129】リスト $R_{b,p}$ が空でなければ、該リスト $R_{b,p}$ 中の先頭の非リアルタイム・タスクにタスク番号 i を付与して(ステップS75)、タスク i に制御を移し(ステップS76)、本処理ルーチン全体を終了する。

【01130】スケジューラ内のリスト $R_{r,p}$ 及びリスト $R_{b,p}$ のいずれも空である場合には、現在プロセス p が実行すべきタスクがないことになるので、プロセス p をスリープ状態に移行させ(ステップS73)、次のタスクが発生するまでプロセス p を待機せしめる。

【01131】なお、ここで言うスリープ状態とは、プロセス p の活動を低下させて省電力化を図る動作モードのことを指す。但し、スリープ状態の定義については本発明の要旨とは直接関連しないので、ここでは敢えて説明しない。

【01132】[追補] 以上、特定の実施例を参照しながら、本発明について詳解してきた。しかしながら、本発明の要旨を逸脱しない範囲で当業者が該実施例の修正や代用を成し得ることは自明である。

【01133】本明細書で紹介した実施の形態では、同期リアルタイム・タスクはタイマで起動されるものとしたが、本発明の要旨は必ずしもこれに限定されない。最も、起動間隔が指定の周期を下回らない範囲で、自らの時刻に同期リアルタイム・タスクを起動するようにしてもよい。例えば、ディスプレイ装置を備えた演算処理システムにおいて、垂直同期間隔り込み信号が発生したときに、タスクを起動することが考えられる。また、ネットワークからのパケット到着時に同期リアルタイム・タスクを起動することも可能である。

【01134】要するに、例示という形態で本発明を開示してきたものであり、限定的に解釈されるべきではない。本発明の要旨を判断するためには、冒頭に記載した特許請求の範囲の欄を参照すべきである。

【0135】

【発明の効果】 以上詳記したように、本発明によれば、異なる周期で動作する1以上のタスクを実行する複数のプロセスを備えたマルチプロセス構成システムのた

め、優れた電力削減技術を提供することができる。【0136】また、本発明によれば、次の周期の開始までに実行を完了させる必要がある同期リアルタイムタスクとかかる制約のない非リアルタイムタスクを並行して実行するタイプのプロセスを複数備えたマルチプロセス構成システムのための、優れた電力削減技術を提供することができる。

【0137】また、本発明によれば、アプリケーションのリアルタイム要求に応えつつプロセスによる電力消費を削減することができる。マルチプロセス構成システムののための優れた電力削減技術を提供することができ

90

(13)

23

【0138】また、本発明によれば、動作周波数と電源電圧を動的に制御することができるプロセッサを複数備えたマルチプロセッサ構成システムにおいて、各プロセッサ毎に、起動された各タスクを遅滞なく処理するために必要な動作周波数を動的に変化させるとともに、時々刻々と切り替わる動作周波数に応じて最適な電源電圧を決定していくことで、各プロセッサ並びにシステム全体の消費電力を低減することができる、優れた電力削減技術を提供することができる。

【0139】また、本発明に係るマルチプロセッサ構成システムを利用した場合、単一のプロセッサにより同じ処理量のタスクを実行する場合に比し、消費電力を削減することができる。

【0140】また、本発明によれば、プロセッサの動作周波数と電源電圧の変更頻度を低く抑えながら、各々のプロセッサによる電力消費を削減することができる。

【0141】周期リアルタイム・タスクは次の周期の開始以前に処理を完了するタスクである。処理を完了すべき時間すなわちデッドラインを自由に設定可能なようにシステムを拡張することも考えられるが、本発明では敢えてこのように処理完了時間に制限を課すことによつて、タスクの登録や登録削除時に動作周波数を変化させるだけで充分に高い電力削減効果を得ることができる。

【0142】したがって、プロセッサの電源電圧や動作周波数を変化させるために比較的時間を要するハードウェアに対しても、本発明を適用することができる。

【0143】例えば、あるタスク i について、デッドラインを次の周期の開始時間よりも前に設定することがシステム構築上どうしても必要になった場合に、タスク起動タイマの時刻設定を除く、変数 D に対するすべての参照をデッドラインに対する参照へと置き換えるだけでよい。

【図面の簡単な説明】

【図1】本発明の実施に供されるマルチプロセッサ構成の概略処理システム10のハードウェア構成を模式的に示した図である。

【図2】複数の周期リアルタイム・タスクが異なる周期で同時に実行されている様子を模式的に示した図である。

(14)

24

【図3】本実施例に係るオペレーティング・システムの機能構成を模式的に示したブロック図である。

【図4】周期リアルタイム・タスクを登録するインターフェースにおいて実現される処理手順を示したフローチャートである。

【図5】プロセッサにおける周期リアルタイム・タスクの登録判定処理の手順を示したフローチャートである。

【図6】周期リアルタイム・タスクを登録解除するインターフェースにおいて実現される処理手順を示したフローチャートである。

【図7】周期リアルタイム・タスクを起動開始するインターフェースにおいて実現される処理手順を示したフローチャートである。

【図8】周期リアルタイム・タスクを起動するタイマの設定時刻に達したときにおける処理手順を示したフローチャートである。

【図9】非リアルタイム・タスクを登録するインターフェースにおいて実現される処理手順を示したフローチャートである。

【図10】非リアルタイム・タスクを登録解除するインターフェースにおいて実現される処理手順を示したフローチャートである。

【図11】プロセッサにおいて周期リアルタイム・タスクの登録解除時、起動開始時、非リアルタイムタスクの登録時、登録解除時に行う再スケジューリング処理の手順を示したフローチャートである。

【符号の説明】

10…演算処理システム

11…プロセッサ

12…RAM

13…ROM

14…周辺デバイス

15…タイマ

16…システム・バス

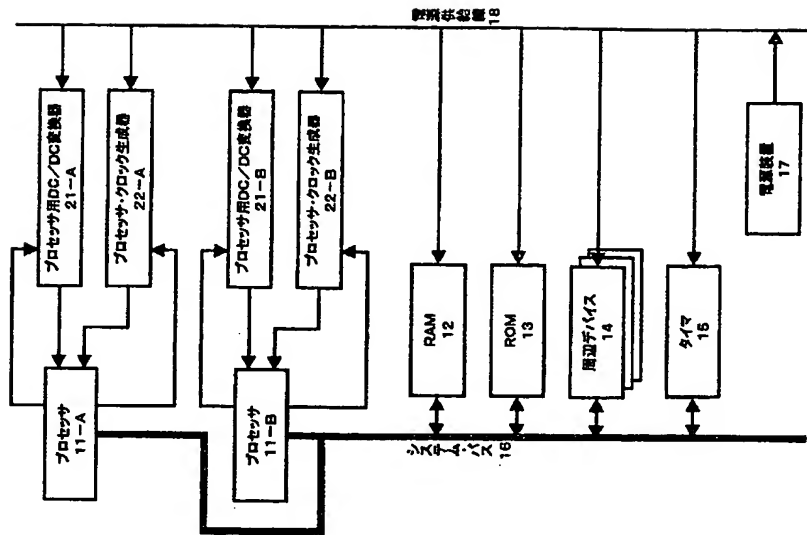
17…電源装置

18…電源供給線

21…プロセッサ用DC/DC変換器

22…プロセッサ・クロック生成器

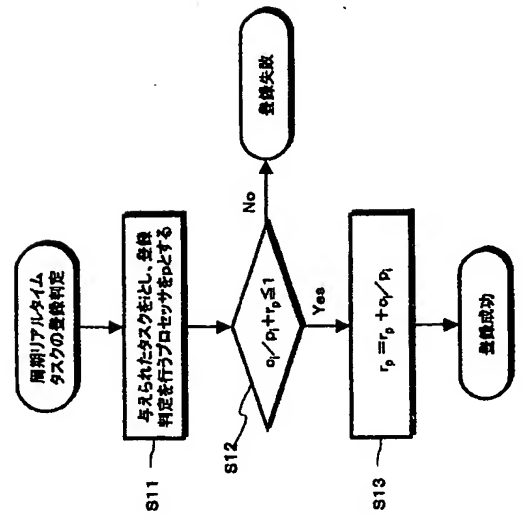
【図1】



演算処理システム10

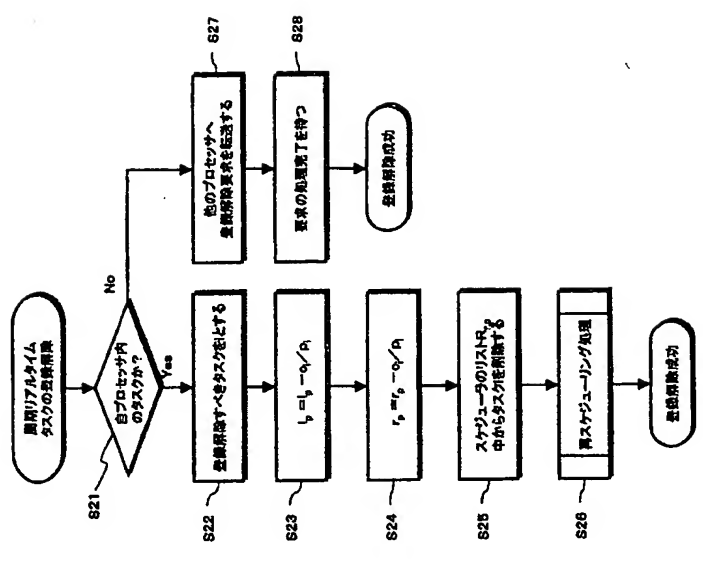
(17)

【図5】

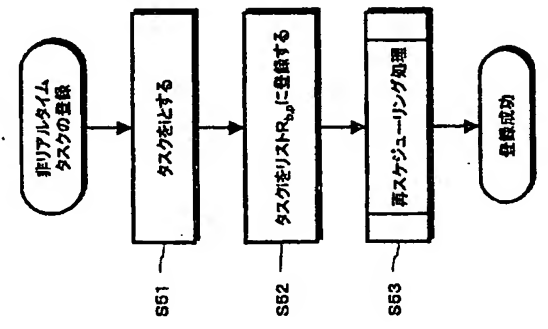


(18)

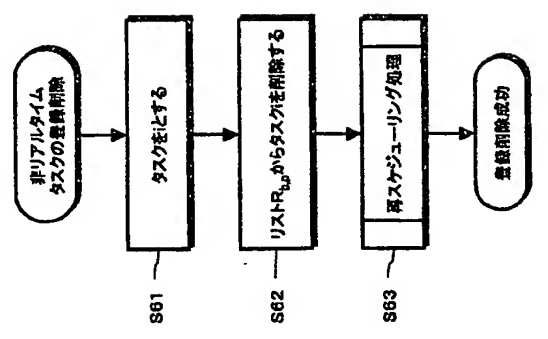
【図6】



【図9】

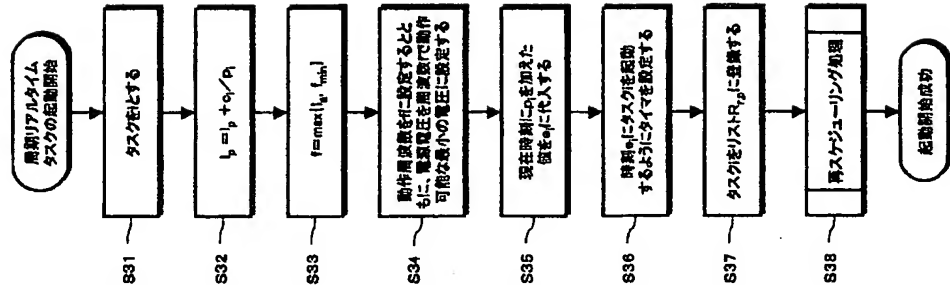


【図10】



(19)

【図7】



(20)

【図11】

